

1. Spektrum Rechteck
  - (a) Welche Frequenzen?
  - (b) Differenz Grund-/1. Oberschwingung?
2. Vergleich Bode-Diagramm/Spektrum
  - (a) Gemeinsamkeiten?
  - (b) Was wird womit beschrieben?
3. Gerade Frequenzanteile bei Beispiel
  - (a) Abtasttheorem
  - (b) Welches Filter als Abhilfe?
4.  $V_{pp}$  vs  $V_{rms}$ 
  - (a) Unterschied?
  - (b) 1  $V_{rms}$  entspricht wieviel dBV?
5. Bandbreite Rechteck/Sinus
  - (a) Welches Signal braucht weniger Bandbreite?
  - (b) Welches Filter als Abhilfe?
6. Spektrum Amplitudenmodulation
  - Cosinus
  - Rechteck

## 7. Leitungsverzögerung

Eine reale Leitung lässt sich näherungsweise mit der Schaltung in Abbildung 1 beschreiben. Wie lange dauert es, bis ein Empfänger eine Änderung von LO auf HI erkennt, wenn Sie einen Sprung von 3.3V (LO  $\rightarrow$  HI) anlegen, und der Empfänger ab ca. 2V HI erkennt?

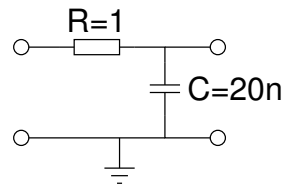


Figure 1: Ersatzschaltbild Leitung

### 8. Leitungsdämpfung

Eine reale Leitung lässt sich näherungsweise mit der Schaltung in Abbildung 2 beschreiben. Bis zu welcher Frequenz können Sie die Leitung betreiben, wenn sinusförmige Signale mit einer Amplitude von 3.3V am Empfänger noch eine Amplitude von mindestens 2.333V haben sollen? Wie groß ist bei der maximalen Frequenz die Phasenverschiebung?

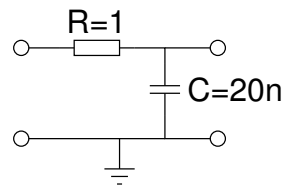


Figure 2: Ersatzschaltbild Leitung

## 9. Entprellen

Ein Button liefert ohne Entprellen ein Signal wie in Abbildung 3. Mit welchem Filter können Sie das Prellen filtern? Mit welcher Schaltung ist können Sie danach wieder die Flankensteilheit zu erhöhen?



Figure 3: Prellen

## 10. Pull-Up/Down

Das Ausgangssignal A eines FPGA ist extern wie in Abbildung 4 beschaltet. Welchen Pegel hat das Signal A wenn der Ausgang im FPGA hochohmig geschaltet ist? Die groß muss dabei der interne Widerstand gegen Masse im FPGA mindestens sein, wenn A maximal 0.5V vom Idealwert abweichen darf? Wie groß darf der Innenwiderstand maximal sein, wenn der FPGA den entgegengesetzten Pegel treiben will, ebenfalls mit maximal 0.5V Abweichung?

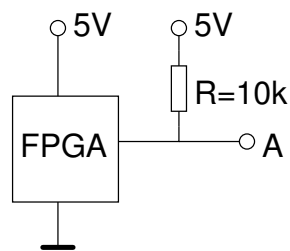


Figure 4: FPGA

# 11. Diode

Wie groß muss in Abbildung 5 der Widerstand  $R$  sein, wenn durch die Diode  $D$  maximal 20mA fließen dürfen?

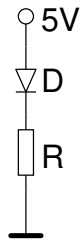


Figure 5: Diode

12. Filter

Was für ein Filter ist in Abbildung 6 abgebildet?

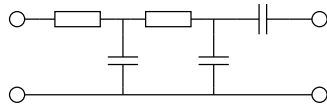


Figure 6: Filter

13. Schaltung A

Erklären Sie das Verhalten der Schaltung in Abbildung 7!

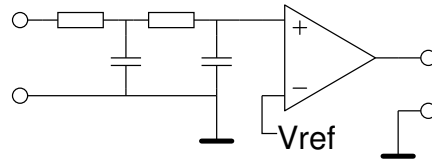


Figure 7: Schaltung A



14. Schaltung B

Erklären Sie das Verhalten der Schaltung in Abbildung 8!

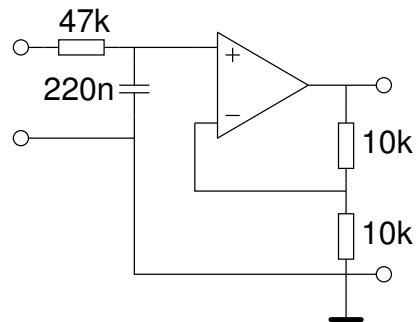


Figure 8: Schaltung B