

384.047 Digitale Systeme Übung - Lösungen

Weiterführende Übungen 4

JK-FF mit D-FF realisieren

Eingänge des Systems: J, K, Q

Ausgänge: D

```
J  0101 0101
K  0011 0011
Q  0000 1111
-----
D  0101 1100
```

$$D = (J \& \bar{Q}) \vee (\bar{K} \& Q)$$

D-FF mit JK-FF realisieren

Eingänge des Systems: D, Q

Ausgänge: D

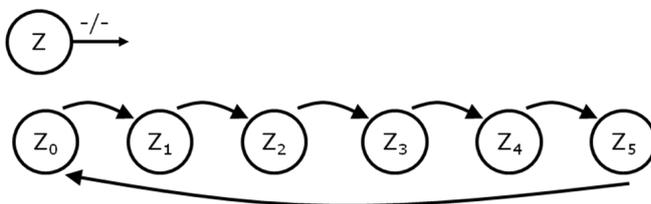
```
D  0101
Q  0011
-----
J  01XX
K  XX10
```

$$J = D \quad K = \bar{D}$$

Zähler 0 bis 5

Schaltwerk hat keine Eingänge und keine Ausgänge (Zählerstand wird direkt aus dem Zustand abgeleitet). Bei 0 Eingängen müssen daher von jedem Zustand $2^0=1$ Kante weggehen.

Zustandsgraf:



6 Zustände, daher 3 FFs. Die Zustandskodierung muss so erfolgen, dass daraus der Zählerstand abzulesen ist. Die FF-Ausgänge Q_2, Q_1, Q_0 sollen den Zählerstand enthalten, daher:

Zustandscodierung;

Zustand	FF2	FF1	FF0
Z0	0	0	0
Z1	0	0	1
Z2	0	1	0
Z3	0	1	1
Z4	1	0	0
Z5	1	0	1
X	1	1	0
X	1	1	1

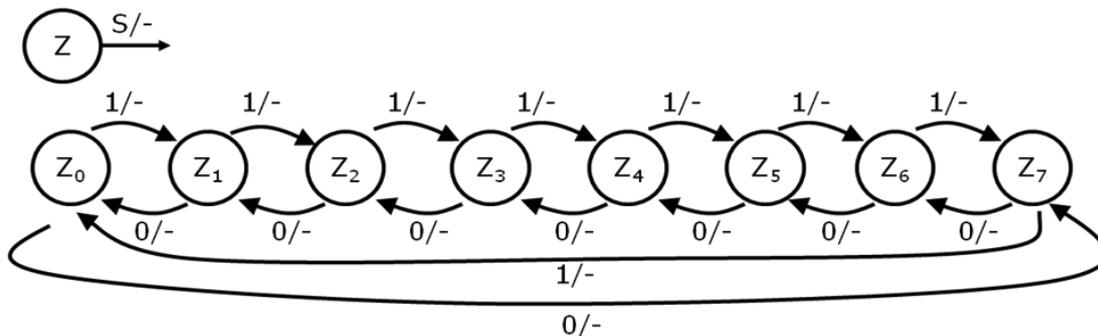
Unter der Annahme, dass die beiden mit „X“ bezeichneten Zustände nicht auftreten können (weil zB beim Einschalten eine „Power-on“-Resetschaltung einen definierten Zustand erzwingt), wie es auch im Zustandsgraphen ersichtlich ist, ergibt sich folgende Übergangstabelle:

Übergangstabelle:

```

Q0  0101 0101
Q1  0011 0011
Q2  0000 1111
-----
D0  1010 10XX
D1  0110 01XX
D2  0001 11XX
    
```

Schaltwerk Vorwärts/Rückwärts-Zähler



Die Zustandscodierung muss so erfolgen, dass daraus der Zählerstand abzulesen ist. Die FF-Ausgänge Q₂, Q₁, Q₀ sollen den Zählerstand enthalten, daher:

Zustandscodierung:

Zustand	FF2	FF1	FF0
Z0	0	0	0
Z1	0	0	1
Z2	0	1	0
Z3	0	1	1
Z4	1	0	0
Z5	1	0	1
Z6	1	1	0
Z7	1	1	1

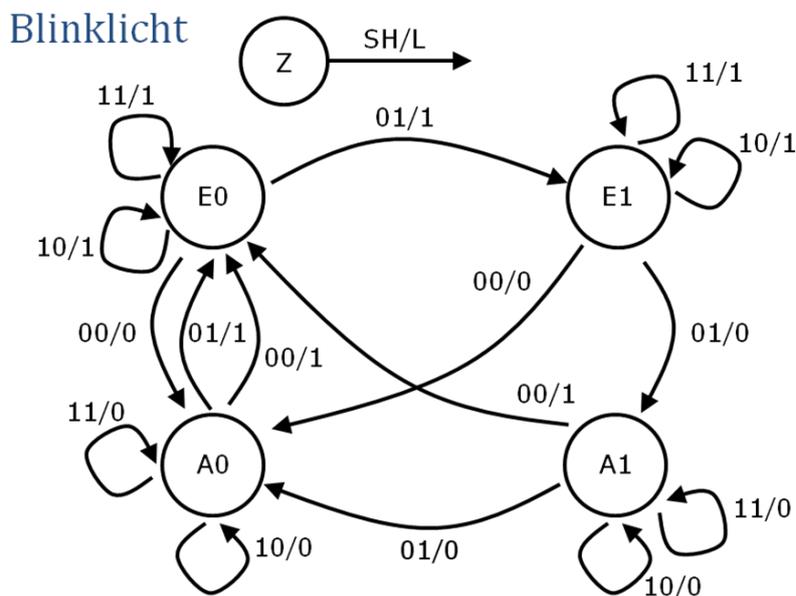
Übergangstabelle:

```

Q0 0101 0101 0101 0101
Q1 0011 0011 0011 0011
Q2 0000 1111 0000 1111
S  0000 0000 1111 1111
-----
D0 1010 1010 1010 1010
D1 1100 1100 0110 0110
D2 1111 0000 0001 1110
  
```

Schaltwerk Blinklicht

Zustandsgraf:



Zustandskodierung:

Zustand	FF1	FF0
E0	0	0
E1	0	1
A0	1	0
A1	1	1

Übergangstabelle:

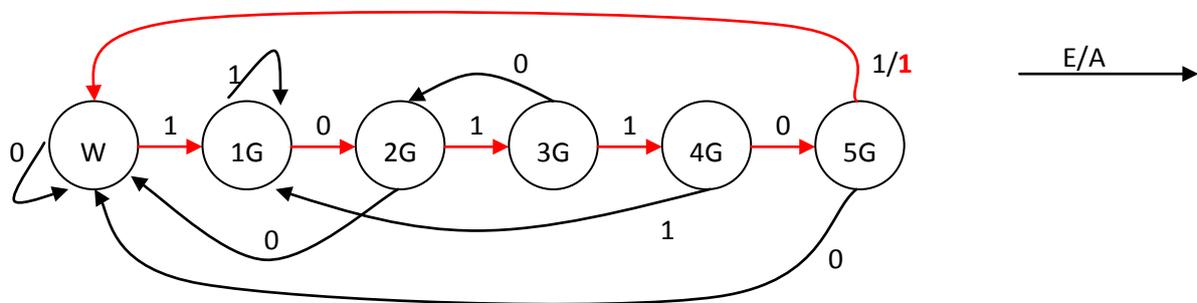
Q1	0000	0000	1111	1111
Q0	0000	1111	0000	1111
S	0011	0011	0011	0011
H	0101	0101	0101	0101

D1	1000	1100	0011	0111
D0	0100	0111	0000	0011
L	0111	0011	1111	1000

Schaltwerk „101101“ erkennen

Zustandsgraf:

Der Fall der „richtigen“ Bitfolge ist rot gezeichnet, der Ausgang ist nur in diesem Fall 1. Der Ausgang ist in allen anderen Fällen 0 (nicht eingezeichnet).



Zustandskodierung:

Zustand	FF2	FF1	FF0
W	0	0	0
1G	0	0	1
2G	0	1	0
3G	0	1	1
4G	1	0	0
5G	1	0	1
X	1	1	0
X	1	1	1

Übergangstabelle:

Za	WW11	2233	4455
E	0101	0101	0101	0101
Q0	0011	0011	0011	0011
Q1	0000	1111	0000	1111
Q2	0000	0000	1111	1111

Zn	W121	W324	51WW	XXXX
D0	0101	0100	1100	XXXX
D1	0010	0110	0000	XXXX
D2	0000	0001	1000	XXXX
A	0000	0000	0001	XXXX

Übergangstabelle -> Zustandsgraf

