

384.047 Digitale Systeme Übung - Lösungen

Weiterführende Übungen 6

ADD-Befehl

Speicherinhalt:	0000h	3Eh
	0001h	DDh
	0002h	06h
	0003h	FBh
	0004h	80h

- Speicherzugriffe, die beim Befehl ADD ausgeführt werden:

ADD	Adressbus		Datenbus		
	Register	Wert	Quelle	Ziel	Wert
FETCH	PC	0004	MEM	IR	80h

Bei diesem Befehl wird nur ein Speicherzugriff für die Fetch-Phase ausgeführt. Die Execute-Phase erfordert keinen Speicherzugriff.

- Das Register A enthält nach Ausführung des ADD-Befehles den Wert D8h.
- Die Flags sind wie folgt gesetzt: C = 1, Z = 0, V = 0, S = 1.

MOV [HL], A

MOV [HL], A	Adressbus		Datenbus		
	Register	Wert	Quelle	Ziel	Wert
Fetch	PC	0000h	MEM	IR	77h
Execute	HL		A	MEM	

MOV label, HL

MOV label, HL	Adressbus		Datenbus		
	Register	Wert	Quelle	Ziel	Wert
Fetch	PC	0000h	MEM	IR	22h
Fetch	PC	0001h	MEM	ZR_lo	label_lo
Fetch	PC	0002h	MEM	ZR_hi	label_hi
Execute	ZR	label	HL_lo	MEM	
Execute	ZR	label+1	HL_hi	MEM	

MOV IX, 2413h

MOV IX, 2413h	Adressbus		Datenbus		
	Register	Wert	Quelle	Ziel	Wert
Fetch/Execute	PC	0000h	MEM	IR	DDh
Fetch	PC	0001h	MEM	IR	21h
Fetch/Execute	PC	0002h	MEM	IX_lo	13h
Fetch/Execute	PC	0003h	MEM	IX_hi	24h

Schleife

```
...  
MOV C, 5  
LOOP: DEC C  
... ; ← Schleifenkörper hier  
JPNZ LOOP  
...
```

Bitmuster

Befehl	PC_vor	PC_nach	A_nach	C-Flag_nach
MOV A, 28h	0000h	0002h	28h	?
SHR	0002h	0004h	14h	0
JPNC start	0004h	0002h	14h	0
SHR	0002h	0004h	0Ah	0
JPNC start	0004h	0002h	0Ah	0
SHR	0002h	0004h	05h	0
JPNC start	0004h	0002h	05h	0
SHR	0002h	0004h	02h	1
JPNC start	0004h	0007h	02h	1
HALT	0007h	0008h	02h	1

Fallunterscheidung Bitmuster

```
...           ;Register A enthält den zu untersuchenden Wert

AND E0h       ;UND-Verknüpfung mit 11100000, dadurch:
               ;bleiben die oberen drei Bits unverändert
               ;werden die unteren fünf Bits auf 0 gesetzt

CP A0h        ;entspricht das Ergebnis nun 10100000?

JPZ ADR-JA    ;ja   → Sprung
JP ADR-NO     ;nein → Sprung

ADR-JA:      ...
ADR-NO:      ...
```